

(19) 日本国特許庁 (J P)

(12) 公開実用新案公報 (U)

(11) 実用新案出願公開番号

実開平4-99537

(43) 公開日 平成4年(1992)8月27日

(51) Int. Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/321				
21/60	3 1 1 S	6918-4M		
		9168-4M	H 0 1 L 21/92	C

審査請求 未請求 請求項の数1(全2頁)

(21) 出願番号 実願平3-6545

(22) 出願日 平成3年(1991)1月23日

(71) 出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72) 考案者 島居 和彦

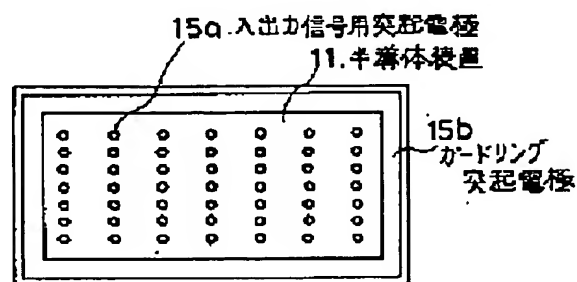
埼玉県所沢市大字ト富字武野840 シチズン時計株式会社技術研究所内

(54) 【考案の名称】 半導体装置

(57) 【要約】

【構成】半導体装置に設ける突起電極は入出力用突起電極15aと、半導体装置の周辺部に設けるガードリング突起電極15bとにより構成する。

【効果】半導体装置の周辺領域にガードリング突起電極を設けことにより、接着面積が増え密着が向上する。そのため熱応力による接続部の剥離を抑制することができ、従来より信頼性の高い半導体装置の実装構造が得られる。さらに半導体装置の周辺領域の全面にガードリング突起電極を設けることにより、樹脂封止工程を省くことが可能となりコスト的に有利になる。またガードリング突起電極をグランド電位に接続すると静電気を基板側に逃がす効果があり、静電気による破壊耐圧も向上する。



1

【実用新案登録請求の範囲】

【請求項1】 半導体装置の接続電極パッド上に設ける突起電極は、入出力信号用突起電極と、該半導体装置の周辺部に設けるガードリング突起電極とにより構成することを特徴とする半導体装置。

【図面の簡単な説明】

【図1】 本考案による第1の実施例で用いる突起電極を配置した半導体装置を示す平面図である。

【図2】 本考案及び従来例に用いる半導体装置の突起電極を示す断面図である。

【図3】 本考案による第1の実施例を示す半導体装置の実装構造を示す断面図である。

【図4】 本考案による第2の実施例で用いる突起電極を

2

配置した半導体装置の平面図である。

【図5】 本考案による第2の実施例を示す半導体装置の実装構造を示す断面図である。

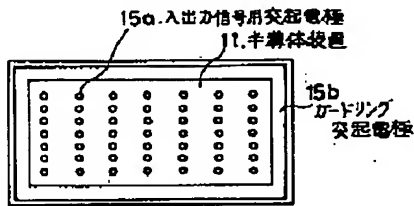
【図6】 従来例であるCOG法を説明するための半導体装置の実装構造を示す断面図である。

【符号の説明】

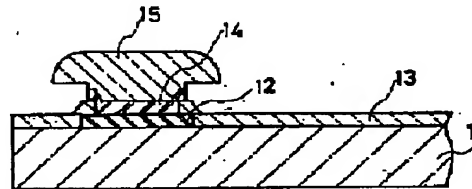
- 11 半導体装置
- 12 接続電極パッド
- 15 突起電極
- 16 導電性接着剤
- 18 基板
- 19 接続電極

10

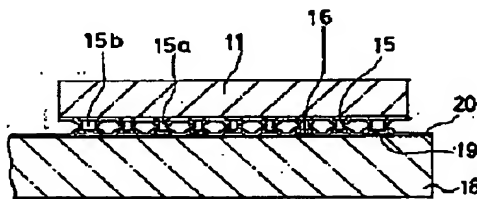
【図1】



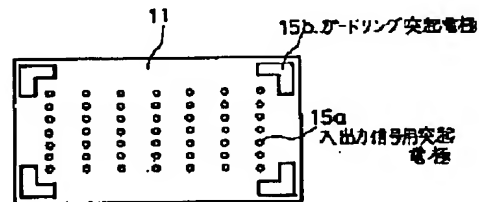
【図2】



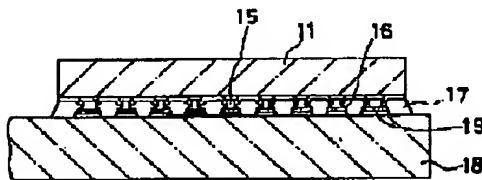
【図3】



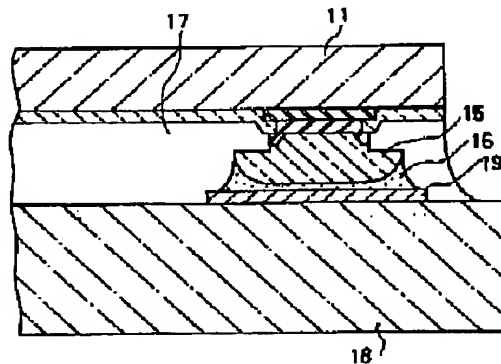
【図4】



【図5】



【図6】



【考案の詳細な説明】

【0001】

【産業上の利用分野】

本考案は突起電極の構造に関し、特に半導体装置に設ける突起電極と基板との接続を導電性接着剤を用いて接続する突起電極構造に関するものである。

【0002】

【従来技術】

液晶表示装置への半導体装置の実装方法の一つであるガラスからなる基板に半導体装置を実装する、いわゆるチップオンガラス（以下COGと称す）法を図2、図6を用いて説明する。以下COG法を例にして本考案を説明する。図2は半導体装置の突起電極を示す断面図、図6はCOG法で接続する実装構造を示す断面図である。

【0003】

図2に示すように、半導体装置11の素子形成面に設けたアルミニウムからなる接続電極パッド12を開口露出する如く保護膜13を形成する。接続電極パッド12上にこの接続電極パッド12との接着、拡散防止のため共通電極膜14を形成する。さらに突起電極15をメッキ法や真空蒸着法で銅や金などの金属を形成する。突起電極15は実装密度を向上させるため半導体素子形成領域上にも形成する。

【0004】

図6に示すように、半導体装置11の突起電極15の先端部に、エポキシ系の接着剤に導電粒を混入した導電性接着剤16をディップ法や印刷法で塗布する。その後、双眼顕微鏡を用いて位置合わせを行い、ガラスからなる基板18に配置した接続電極19と突起電極15とをに接続する。接続電極19は酸化インジウムスズ（以下ITOと称す）などの透明導電膜で構成する。さらに熱処理を行い導電性接着剤16を硬化させる。その後、半導体装置11と基板18のすき間にエポキシ系などの有機系材料からなる封止樹脂17を流し込み、熱処理を行い封止樹脂17を硬化させる。

【0005】

**【考案が解決しようとする課題】**

近年、液晶表示装置の解像度を向上させるため画素数を増やす傾向にあり、そのため制御する信号数が増え、駆動用の半導体装置は大型化している。上述したCOG法などの半導体装置の素子形成面を下にして実装するフェイスダウンボンディングでは、接続部の熱膨張係数の違いによる熱応力によって、半導体装置の突起電極15と導電性接着剤16や導電性接着剤16と基板18との接着力が低下する。この接続部分の接着力の低下によって接続抵抗の増加や接続不良が発生する。この応力は半導体装置の周辺領域に集中するため、密着低下による不良は半導体装置の周辺から発生し、少しずつ内側に広がっていく。この現象は半導体装置の大きさによる影響が顕著に現れ、半導体装置の大型化が接続部の信頼性を低下させている。この課題を解決するため本考案の目的は、耐環境性に優れた半導体装置実装構造を提供することにある。

**【0006】****【課題を解決するための手段】**

上記目的を達成するため、本考案の突起電極は入出力信号用突起電極と、半導体装置の周辺部に設けるガードリング突起電極とにより構成する。

**【0007】****【実施例】**

以下、本考案による実施例を図面に基づいて説明する。第1の実施例を図1、図2、図3を用いて説明する。図1は突起電極を配置した半導体装置を示す平面図、図2は半導体装置の突起電極を示す断面図、図3は半導体装置の実装構造を示す断面図である。

**【0008】**

図2に示すように半導体装置11の素子形成面にある接続電極パッド12が開口露出する如く保護膜13を設け、接続電極パッド12表面に共通電極膜14を設け、さらに突起電極15を設ける。図1に示すように、突起電極15は半導体装置11の全面マトリクス状に設けた入出力信号用突起電極15aと、半導体装置11の外周部に入出力用突起電極15aの形成領域を囲むようにガードリング突起電極15bとを配置する。

## 【0009】

図3に示すように基板18に半導体装置11の突起電極15の入出力信号用突起電極15aとガードリング突起電極15bに対応した接続電極19を配置し、その接続電極19が開口露出するように絶縁膜20を形成する。さらに半導体装置11の突起電極15の先端部に導電性接着剤16を塗布し、基板18に配置した接続電極19と突起電極15とを接続する。

## 【0010】

次に第1の実施例の半導体装置の実装構造を形成するための製造方法を説明する。突起電極の形成方法は図2に示すように半導体装置11の素子形成表面に設けたアルミニウムからなる接続電極パッド12を含む全面に保護膜13を形成する。この保護膜13は一般的に燐を含有したシリコン酸化膜、窒化シリコン膜等の無機質膜や、ポリイミド樹脂等の有機質膜や、これらの積層構造を用い、形成する膜厚は1～5 $\mu$ mである。その後所定のマスクを用いて露光現像処理を行なうフォトリソグラフィーとエッチングにより接続電極パッド12が露出するように保護膜13を開口する。さらに半導体装置11の全面にアルミニウム、クロム、銅、ニッケル、チタン等の金属多層膜を共通電極膜14として、それぞれ0.1～10 $\mu$ mの厚さでスパッタリング法や真空蒸着法等の方法で形成する。

## 【0011】

次に半導体装置11の上に形成した共通電極膜14の全面に、感光性樹脂からなるメッキレジストを厚さ1～10 $\mu$ m塗布し、その後所定のマスクを用いて露光現像処理を行なうフォトリソグラフィーにより、接続電極パッド12上に開口部を設ける。その後銅や金等の金属からなる突起電極15をメッキ法にて形成する。その後不用になったメッキレジストを除去し、突起電極15をエッチングのマスクとして共通電極膜14を除去する。

## 【0012】

基板の接続電極は、図3に示すように、ガラスからなる基板18の接続面の全面にITOなどの透明導電膜を接続電極19として真空蒸着法やスパッタ法によって厚さ0.1～1 $\mu$ m形成する。次に感光性樹脂からなるレジストを厚さ1～10 $\mu$ m塗布し、半導体装置11の突起電極15に対応したマスクを用いて露光

現像処理を行うフォトリソグラフィーとエッチングによって接続電極19を形成する。その後不用になったレジストを除去する。

#### 【0013】

その後、基板18の接続面に設けた接続電極19を含む基板18全面に、半導体装置11のガードリング突起電極15bと基板18に配置した接続電極19への配線とが短絡しないよう絶縁膜20を形成する。この絶縁膜20は一般的に隣を含有したシリコン酸化膜、窒化シリコン膜等の無機質膜や、アクリル等の有機質膜を用い、形成する膜厚は0.5~2 $\mu$ mである。さらに感光性樹脂からなるレジストを厚さ1~10 $\mu$ m塗布し、接続電極19が開口露出するようマスクを用いて露光現像処理を行うフォトリソグラフィーとエッチングにて形成する。その後不用になったレジストを除去する。

#### 【0014】

次に半導体装置11の突起電極15の先端部にエポキン系の接着剤に導電粒を混入した導電性接着剤16をディップ法や印刷法で塗布する。その後双眼顕微鏡を用いて位置合わせを行い、ガラスからなる基板18に配置した接続電極19と突起電極15とを接続し、温度100~150℃で熱処理を行い導電性接着剤16を硬化させる。

#### 【0015】

第2の実施例を図2、図4、図5を用いて説明する。図2は半導体装置の突起電極を示す断面図、図4は突起電極を配置した半導体装置を示す平面図、図5は半導体装置の実装構造を示す断面図である。

#### 【0016】

図2に示すように、半導体装置11の素子形成面にある接続電極パッド12が開口露出する如く保護膜13を設け接続電極パッド12表面に共通電極膜14を設け、さらに突起電極15を設ける。図4に示すように突起電極15は半導体装置11の全面マトリクス状に設けた入出力信号用突起電極15aと、半導体装置11の四隅にガードリング突起電極15bを配置する。さらに図5に示すように半導体装置11の突起電極15の先端部に導電性接着剤16を塗布し、基板18に配置した半導体装置11の突起電極15に対応した接続電極19と突起電極1

5とを接続する。さらに基板18と半導体装置11のすき間から封止樹脂17を流し込む。

#### 【0017】

次に第2の実施例の半導体装置の実装構造を形成するための製造方法を説明する。半導体装置11の突起電極15の形成方法とガラスからなる基板18に配置する接続電極19の形成方法は第1の実施例と同様である。第2の実施例では、半導体装置11のガードリング突起電極15bは、半導体装置11の四隅にしか形成しないため、基板18の接続面の絶縁膜20の形成を省略することができる。

#### 【0018】

図5に示すように半導体装置11の突起電極15の先端部にエポキシ系の接着剤に導電粒を混入した導電性接着剤16をディップ法や印刷法で塗布して、双眼顕微鏡を用いて位置合わせを行う。その後ガラスからなる基板18に配置した接続電極19と突起電極15とを接続し、温度100～150℃で熱処理を行い導電性接着剤16を硬化させる。さらに基板18と半導体装置11のすき間に毛細管現象を利用してエポキシ系などの有機材料からなる封止樹脂17を流し込み、100～150℃で熱処理を行い封止樹脂17を硬化させる。またガードリング突起電極15bは対抗する二辺にのみ設けても、熱応力による接続部の剥離を防止することができる。

#### 【0019】

##### 【考案の効果】

本考案による半導体装置の実装構造では、半導体装置の周辺部にガードリング突起電極を設けことにより、接着面積が増え密着が向上する。そのため熱応力による接続部の剥離を抑制することが可能となり、従来より信頼性が高く耐環境性に優れた半導体装置を提供することができる。

#### 【0020】

またガードリング突起電極を半導体装置の周辺部の全面に設けた場合には、ガードリング突起電極をグランド電位に接続すると、半導体装置が嫌う静電気を基板側に逃がす役割を果たすので静電破壊を抑える効果がある。さらにガードリン

グ突起電極が封止効果を備えるため、樹脂封止工程を省くことが可能となり、工数削減れコストダウンを計ることができ絶大な効果が得られる。